

S6 1 PN="6-202078"
?t 6/5/1

6/5/1
DIALOG(R) File 347:JAPIO
(c) 2001 JPO & JAPIO. All rts. reserv.

04731078 **Image available**
ANTIFERROELECTRIC LIQUID CRYSTAL DISPLAY

PUB. NO.: 06-202078 [JP 6202078 A]
PUBLISHED: July 22, 1994 (19940722)
INVENTOR(s): KONDO MASAYA
APPLICANT(s): CITIZEN WATCH CO LTD [000196] (A Japanese Company or
Corporation), JP (Japan)
APPL. NO.: 04-360050 [JP 92360050]
FILED: December 28, 1992 (19921228)
INTL CLASS: [5] G02F-001/133; G02F-001/133; G09G-003/36
JAPIO CLASS: 29.2 (PRECISION INSTRUMENTS -- Optical Equipment); 44.9
(COMMUNICATION -- Other)
JAPIO KEYWORD: R011 (LIQUID CRYSTALS)

ABSTRACT

PURPOSE: To eliminate the after-image phenomenon generated by a difference in the laminar structure of a liquid layer by each of picture elements even if the same display is made over a long period of time and to make good display by making all the picture elements be in an antiferroelectric liquid crystal state for a certain period without depending on display patterns.

CONSTITUTION: A scanning side driving circuit 12 and a signal driving circuit 13 are electrically connected to an antiferroelectric liquid crystal panel 16. Further, these driving circuits 12, 13 are constituted of a driving waveform output circuit for display 14 which displays the display patterns and an output circuit 15 for controlling the layer structure which controls a smectic layer within the cell in order to output two different outputs. An output selector switch 11 is attached to the output sections for both waveforms and can arbitrarily select, the section which from the outputting is to be executed. As a result, all the picture elements are put into the antiferroelectric liquid crystal state by impressing the waveform for controlling the layer structure to the liquid crystal cell for several seconds after the same display is made for a long period of time. The layer structures of all the picture elements can be made to be the same after applying the voltage.

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-202078

(43)公開日 平成6年(1994)7月22日

(51)Int.Cl. ⁵	識別記号	序内整理番号	F I	技術表示箇所
G 0 2 F 1/133	5 6 0	9226-2K		
	5 4 5	9226-2K		
G 0 9 G 3/36		7319-5G		

審査請求 未請求 請求項の数3 (全7頁)

(21)出願番号 特願平4-360050

(22)出願日 平成4年(1992)12月28日

(71)出願人 000001960

シチズン時計株式会社

東京都新宿区西新宿2丁目1番1号

(72)発明者 近藤 真哉

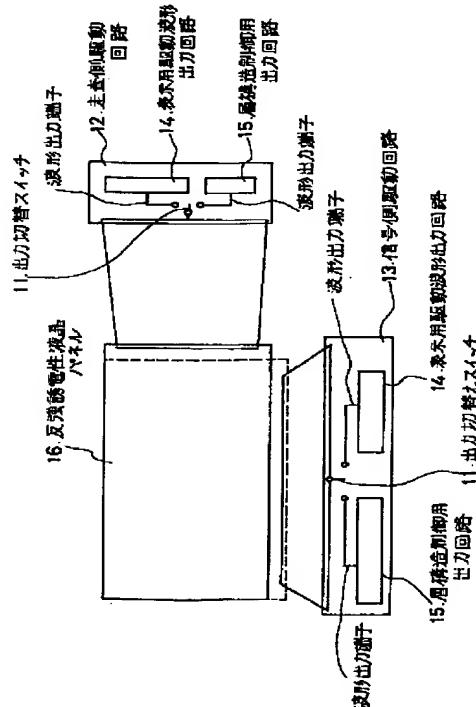
埼玉県所沢市大字下富字武野840番地 シ
チズン時計株式会社技術研究所内

(54)【発明の名称】 反強誘電性液晶ディスプレイ

(57)【要約】

【目的】反強誘電性液晶ディスプレイに於いて、長時間同一の表示を行っても残像現象を起こすこと無く良好な表示を行う反強誘電性液晶ディスプレイ及びその駆動方法を提供すること。

【構成】図1に示すように、液晶セルに接続された駆動回路から駆動用の波形と層構造制御用の波形を任意に選択し出力できる。このために長時間同一の表示を行っても、その後にある1定期間層構造制御用の波形を液晶セルに印加することにより、全画素の層構造を同一にできるために残像現象を起こすことがなく、良好な表示が行える。



【特許請求の範囲】

【請求項1】 対向面にそれぞれ複数の走査電極と信号電極を有する1対の基板間に反強誘電性液晶を挟持し、マトリックス状に画素を有する反強誘電性液晶パネルに於いて、ある期間全画素部の反強誘電性液晶を強誘電性液晶状態にすることを特徴とした反強誘電性液晶ディスプレイ。

【請求項2】 前記反強誘電性液晶パネルと電気的な接続を持った駆動回路が、表示パターンを表示させるための表示用駆動波形出力回路と、スメクチック層の層構造をセル内で制御するための層構造制御用出力回路の2つの回路から構成され、この2つの回路からの出力を任意に選択することを特徴とした請求項1に記載の反強誘電性液晶ディスプレイ。

【請求項3】 前記反強誘電性液晶パネルに於いて、全走査電極の書き込みを行うための期間内に、少なくとも2つの走査期間を設け、前記走査期間中に少なくとも1度は全画素が必ず強誘電性液晶状態になるためのリセット期間を設けた駆動方法を用いることを特徴とした請求項1に記載の反強誘電性液晶ディスプレイ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、反強誘電性液晶を液晶層とする、マトリックス状の画素を有する液晶表示パネルや液晶光シャッターアレイ等の反強誘電性液晶パネルの駆動法に関するものである。

【0002】

【従来の技術】反強誘電性液晶を用いた液晶パネルは、日本電装(株)及び昭和シェル石油(株)らの特開平2-173724号公報で広視野角を有すること、高速応答が可能であること、マルチプレックス特性が良好なこと等が報告されて以来、精力的に研究がなされている。

【0003】反強誘電性液晶は図3のように透過光量-電圧特性にヒステリシスを有し、これより、液晶分子にあるパルス波を印加した場合に、このパルス幅と電圧値の積の値が閾値以上の値をとる場合に第1の安定状態(強誘電状態)が選択され、また印加電圧の極性の違いによって、第2の安定状態(強誘電状態)が選択され、この第1の状態、及び第2の状態から、前記パルス幅と電圧値の積の値の絶対値があるしきい値より低い場合に第3の安定状態(反強誘電状態)が選択される。図4はこの反強誘電性液晶を含むマトリックス形の液晶パネルの電極構成を示したものである。走査電極Y1～Y128に順次周期的に選択電圧を印加し、信号電極X1～X160には所定の情報信号を走査電極信号と同期させて並列的に印加し、選択された画素の液晶分子を表示情報に応じてスイッチングさせる時分割駆動が採用されている。

【0004】時分割駆動の方法としては、種々の方法が提案されている。図5、図6は特開平2-173724

号に示されている駆動法で、1画面を書き込むために、2フレームの書き込みを行い、第1フレームと第2フレームはそれぞれの波形の電圧値が互いに電圧値0Vに対して対称な関係になっており、これにより、2フレームの書き込みによって交流化を図っている。図5はON状態を、図6はOFF状態をセットする時の電圧波形と画素の透過率の変化を示している。走査電極に印加される信号は図5に示すように3位相からなり、第1位相で必ず1度OFF状態(反強誘電状態)にリセットし、第2位相では、第1位相での状態を保持し、第3位相でON状態(強誘電状態)にセットするかどうか選択する。図5の場合には第3位相が強誘電状態にセットするためのしきい値電圧を越えるために、ON状態(強誘電状態)にセットされ、図6の場合には前記しきい値電圧を越えないためにOFF状態(反強誘電状態)を保持する。

【0005】また反強誘電性液晶は図7の様にスメクチック層のために層構造を持ち、電圧を印加する前の反強誘電性液晶状態ではセル内で基板法線と層法線が垂直にならないように構成され、セルの中で層が(くの字)に折れ曲がっているシェブロン構造をとり(a)、電圧が印加され強誘電性液晶状態になると図のように基板法線と層法線が垂直になるように構成されたブックシェルフ型層構造となり(b)、その後再度反強誘電性液晶状態になったときには、初期の反強誘電性液晶状態の時の層構造とは異なる事(c)が文献(応用物理、VOL. 59, NO. 10)によって報告されている。

【0006】したがって、従来の技術のような駆動方法で長時間同じ表示を行っていると、画素によっては強誘電性液晶状態になる画素と、1度も強誘電性液晶状態にならない画素がでてくる。このため、これらの画素を再び反強誘電性液晶状態にスイッチングしたときには画素毎に液晶の層構造に違いがみられる。つまり、それぞれの画素が図7の(a)や(c)のような異なる層構造をとるためである。これにより光の透過率にも違いがでてしまい、これが残像現象として視覚される。

【0007】

【発明が解決しようとする課題】本発明はマトリックス状に画素を有する反強誘電性液晶パネルに於いて、長時間同じ表示を行っていても、画素ごとに液晶の層構造が異なるために起きる残像現象を無くし、良好な表示が行える液晶パネルを提供する事を目的としている。

【0008】

【課題を解決するための手段】上記目的を達成するため本発明は、対向面にそれぞれ複数の走査電極と信号電極を有する1対の基板間に反強誘電性液晶を挟持し、マトリックス状に画素を有する反強誘電性液晶パネルに於いて、表示パターンによらずにある期間全画素を強誘電性液晶状態にすることを特徴としている。

【0009】ここで表示データには関係なくある1期間

全画素を強誘電性液晶状態するために、層構造制御回路を設けたり、または表示データに依存せずに1書き込み期間に強誘電性液晶状態に強制的にするリセット期間を設置する手段を行った。

【0010】

【作用】よって長時間同じ画面を表示していても、全画素の層構造を常に同じ状態にすることが出来、別の画面の表示を行っても液晶層を透過する光の透過率に画素ごとで変化することではなく、以前の表示が残像として残ることがない。

【0011】

【実施例】

実施例1

以下本発明の実施例を図面に基づいて詳細に説明する。図8は本実施例に用いた液晶パネルのセル構造図である。本実施例で用いた液晶パネルは約2μの厚さの反強誘電性液晶86を持つ一対のガラス基板83a、83bから構成されている。ガラス基板の対抗面には電極84a、84bが形成されており、その上に高分子配向膜85a、85bが塗布され、ラビング処理がなされている。さらに一方のガラス基板の外側に偏光板の偏光軸とラビング軸とが平行になるように第1の偏光板81aが設置されており、他方のガラス基板の外側には第1の偏光板81aの偏光軸と90°異なるようにして第2の偏光板81bが設置されている。

【0012】図1は本発明の請求項2に関しての第1の実施例を示す液晶パネルの構成図である。本実施例で用いた液晶パネルには反強誘電性液晶パネル16に走査側駆動回路12と信号側駆動回路13が電気的な接続がされていて、さらにこの駆動用の回路は2つの異なる波形を出力するために、表示パターンを表示する表示用駆動波形出力回路14とスマートチップ層をセル内で制御する層構造制御用出力回路15から構成されていて、両波形の出力部には出力切替えスイッチ11が付いており、どちらからの出力をを行うかを任意に選択できる。これにより、長時間同じ表示を行った後に数秒間層構造の制御用の波形を液晶セルに印加させることにより、全画素を強誘電性液晶状態にし、電圧印加後は全画素の層構造を同一に出来るために層構造の違いにより起きる残像現象を防止できた。

【0013】実施例2

図2は請求項3に関して実施した駆動波形図である。図6に示すように走査側電極数128本、信号側電極数160本の電極を有し、図8に示す構造の液晶セルを用いた。図2のY1、Y2は、図4の走査電極Y1、Y2に対応している。本発明における駆動波形は1選択期間が2パルスで構成される。また1走査が2つの走査期間か

ら構成され、第1走査期間と第2走査期間は互いに0Vに対して対称な電圧値を取っている。走査電極に印加される第1走査期間の選択期間の第1位相目は0V、第2位相目の電圧値は30V、次の選択期間の前の2位相はリセット期間とし30V、残りの非選択期間には10Vの電圧波形が印加され、第2走査期間の選択期間の第1位相目は0V、第2位相目の電圧値は-30V、次の選択期間の前の2位相はリセット期間とし-30V、残りの非選択期間には-10Vの電圧波形が印加される。また信号電極側には、走査電極側と同期してON状態の時の第1位相は0V、第2位相は6Vの電圧波形が印加される。またOFF状態の時の第1位相は0V、第2位相は-6Vの電圧波形が印加させる。フレーム周波数は約60msとして駆動を行った。

【0014】ON状態、OFF状態の信号電極によらずに、リセット期間に1度必ず強誘電性液晶状態に画素部の液晶はリセットされ、その後選択期間でON状態にするかOFF状態にするかを選択する。このために、長時間同じ表示を行っても、画素毎に層構造が異なることがないために、新たな表示の書き込みを行った場合でも残像現象が起きることがない。

【0015】

【発明の効果】以上の実施例で述べたように、本発明の液晶パネル構成や駆動方法で駆動を行うことにより、長時間同じ表示を行った場合でも新たな画面を書き込んだ場合に以前の画面が残像することなく、良好な表示が行える。

【図面の簡単な説明】

【図1】本発明の液晶ディスプレイの構成を示した図である。

【図2】本発明の駆動方法における信号波形を示した図である。

【図3】反強誘電性液晶の特性を示すヒステリシスカーブを示す図である。

【図4】本発明の液晶セルのマトリックス電極構造を示す図である。

【図5】従来の駆動方法を示す図である。

【図6】従来の駆動方法を示す図である。

【図7】反強誘電性液晶の層構造を示す図である。

【図8】本発明の液晶セルの構成図である

【符号の説明】

81 偏光板

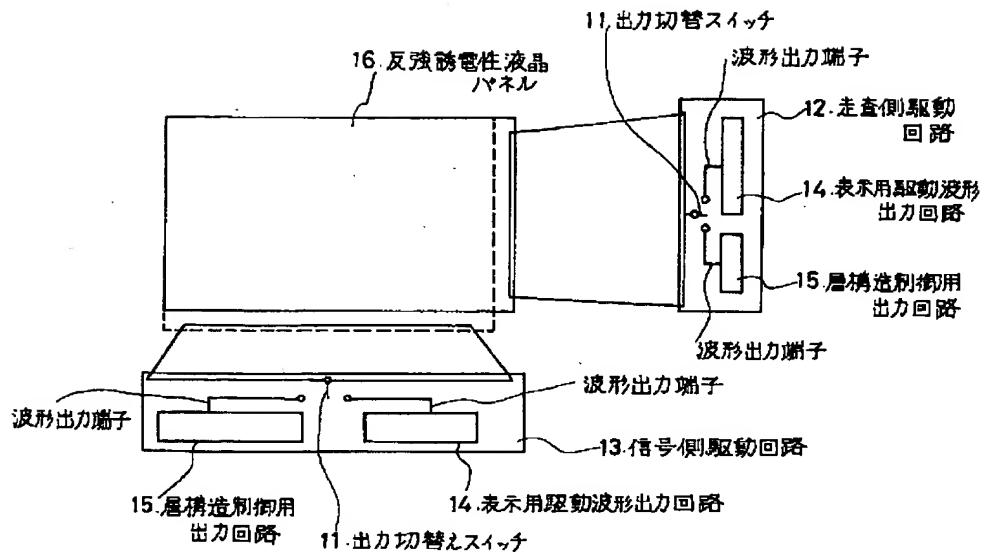
83 ガラス基板

84 電極

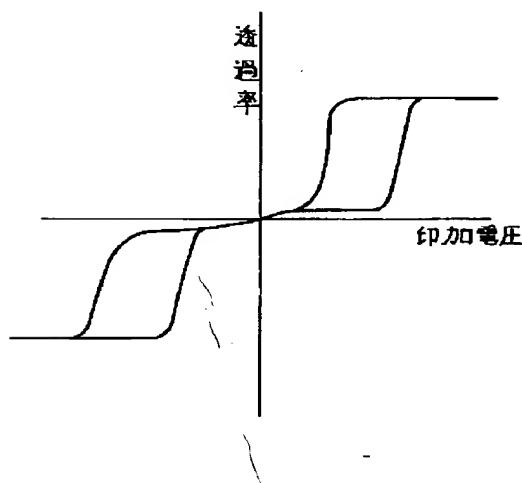
X1～X160 信号電極

Y1～Y128 走査電極

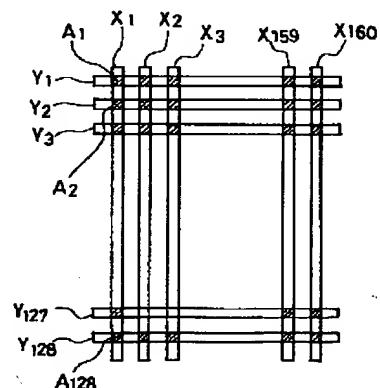
【図1】



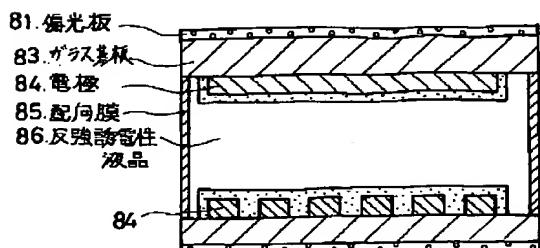
【図3】



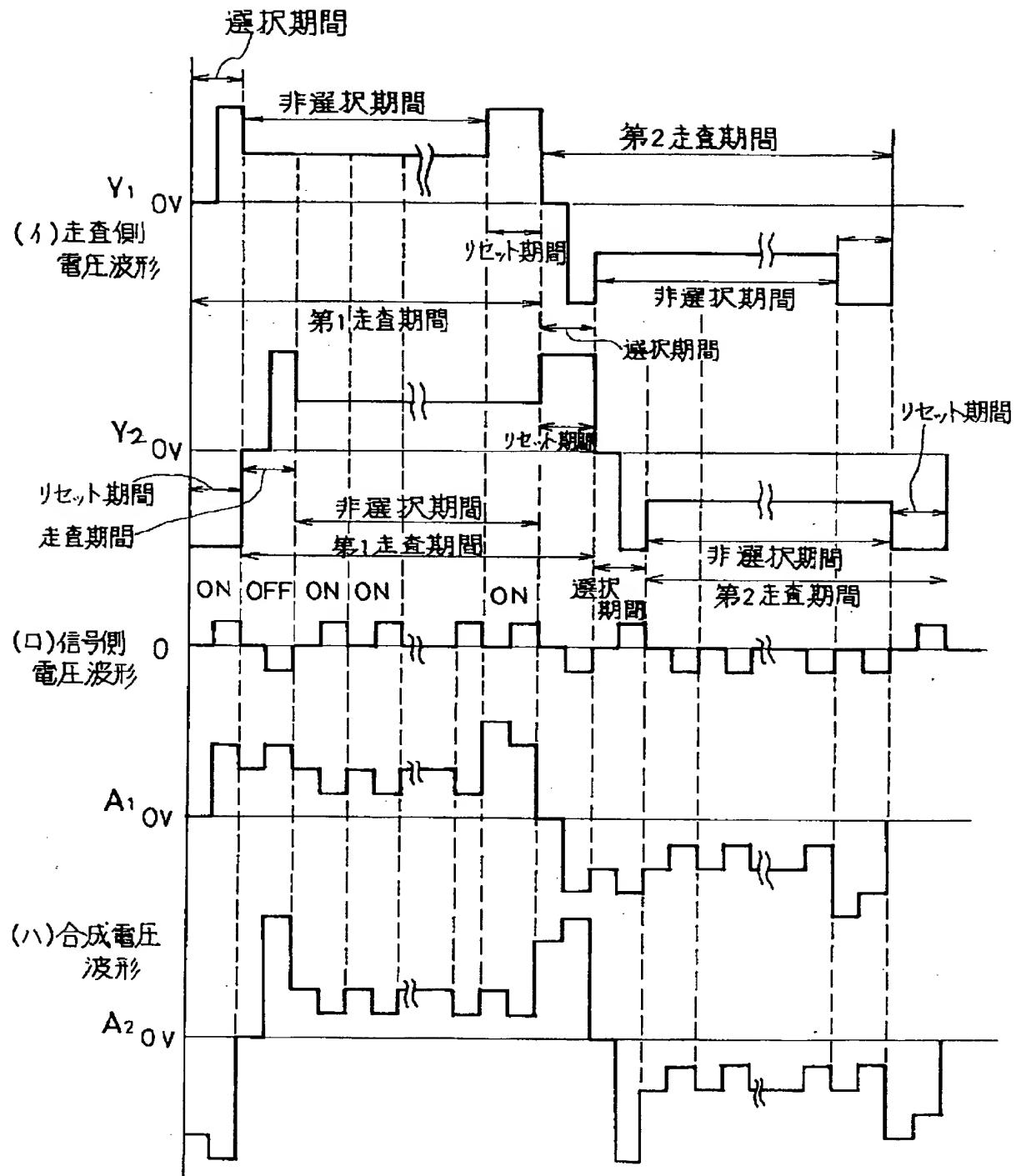
【図4】



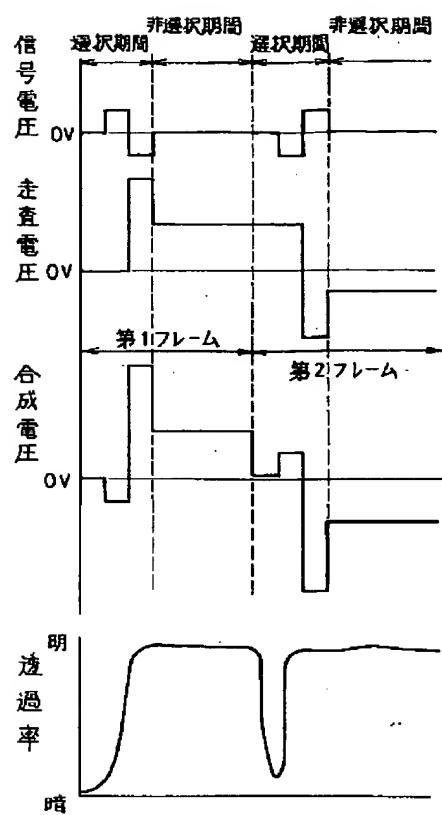
【図8】



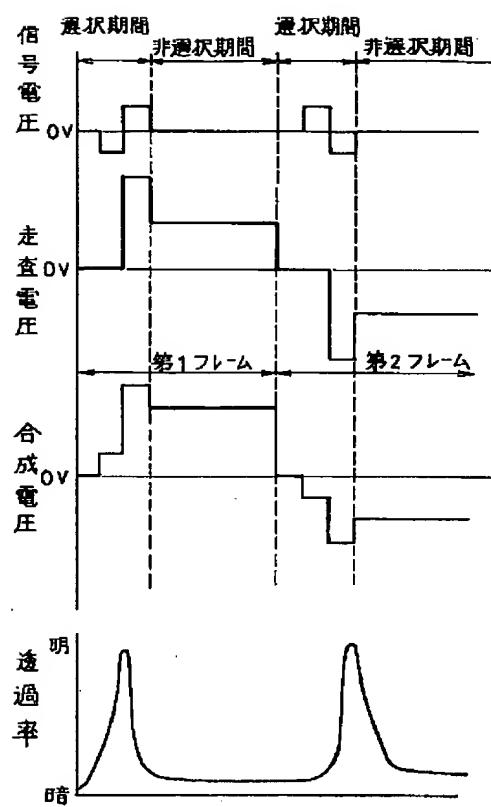
【图2】



【図5】



【図6】



【図7】

